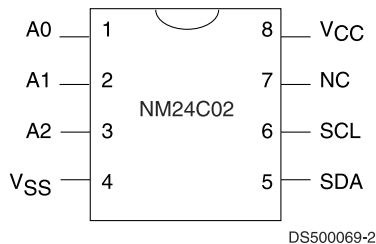


# MEMÓRIA FLASH SÉRIE XX24xx,xx

## Diagrama de Conexão

Encapsulamento Dual - in - line (N), Encapsulamento SO (M8) e Encapsulamento TSSOP (MT8)



## Nome dos pinos

A0,A1,A2	Entrada de endereço dos dispositivo
V <sub>SS</sub>	Terra
SDA	I/O serial de dados
SCL	Entrada de clock serial
NC	Não conectado
V <sub>CC</sub>	Alimentação

## Informações para pedido

	Letra	Descrição
<b>NM</b>		<b>Memória não volátil Fairchild</b>
<b>24</b>		<b>Interface</b> 24
<b>C</b>		<b>Tecnologia CMOS</b>
<b>XX</b>		<b>Densidade</b>
<b>F</b>		02 2K
<b>LZ</b>		03 2K com proteção de gravação
<b>E</b>		<b>Faixa de tensão de operação</b>
<b>XXX</b>		Blank 4.5V a 5.5V
		L 2.7V a 5.5V
		LZ 2.7V a 5.5V e Corrente de Standby <1μA
		<b>Faixa de temperatura</b>
		None 0 a 70°C
		V -40 a +125°C
		E -40 a +85°C
		<b>Encapsulamento</b>
		N 8-pin DIP
		M8 8-pin SOIC
		MT8 8-pin TSSOP
		<b>Frequência de clock SCL</b>
		Blank 100KHz
		F 400KHz

## Especificações do produto

### Valores máximos absolutos

Temperatura ambiente de armazenamento	-65°C a +150°C
Todas as tensões de entrada ou saída em relação ao terra	6.5V a -0.3V
Temperatura do terminal (Soldagem, 10 segundos )	+300°C
Resistência a ESD	2000V min.

### Condições de operação

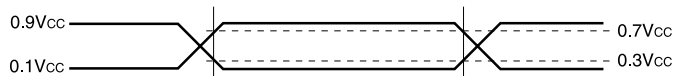
Temperatura ambiente de operação	
NM24C02/03	0°C a +70°C
NM24C02E/03E	-40°C a +85°C
NM24C02V/03V	- 40°C a +125°C
Alimentação positiva	
NM24C02/03	4.5V a 5.5V
NM24C02L/03L	2.7V a 5.5V
NM24C02LZ/03LZ	2.7V a 5.5V

OBS: O processo de gravação na memória é feito por temperatura, isto é, a cada informação que entrar na memória, o micro manda uma informação para que a memória "retenha" esta informação, ou seja, o micro manda que a memória se aqueça e retenha a informação, motivo pelo qual a memória flash não dura muito.

# Condições de teste AC

Nível dos pulsos de entrada	VCC X 0.1 to VCC x 0.9
Tempos de subida e descida da entrada	10 ns
Níveis de temporização de entrada e saída	Vcc x 0.3 to VCC x 0.7
Carga de saída	1 TTL Gate and CL = 100 pF

# Formas de onda de entrada/saída em teste AC



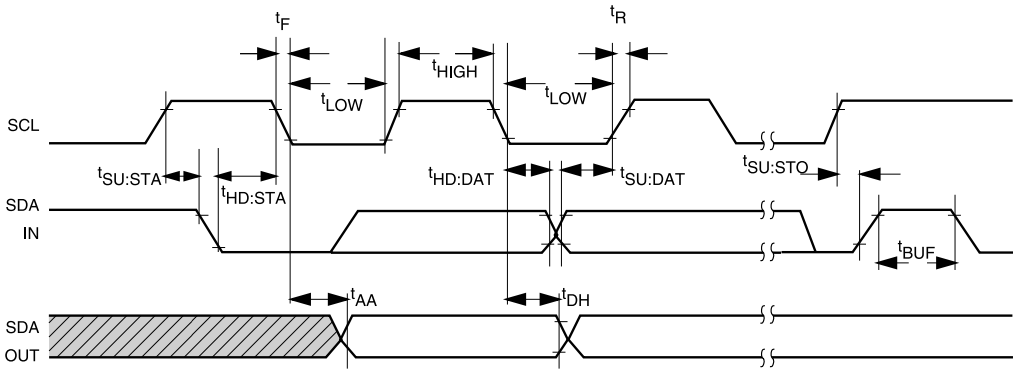
DS500069-4

Símbolo	Parâmetro	100 KHz		400 KHz		Unidades
		Min	Max	Min	Max	
$f_{SCL}$	Frequência de clock SCL		100		400	KHz
$T_I$	Constante de tempo de supressão de ruído em SCL, Entradas SDA (mínima largura de pulso vin).		100		50	ns
$t_{AA}$	SCL baixo para saída de dados SDA válida	0.3	3.5	0.1	0.9	"s
$t_{BUF}$	Tempo que o barramento deve ficar livre antes que uma nova transmissão possa começar.	4.7		1.3		"s
$t_{HD:STA}$	Tempo de espera da condição de início	4.0		0.6		"s
$t_{LOW}$	Período do clock baixo	4.7		1.5		"s
$t_{HIGH}$	Período do clock alto	4.0		0.6		"s
$t_{SU:STA}$	Tempo de Setup da condição de início. (Para uma condição de início repetida).	4.7		0.6		"s
$t_{HD:DAT}$	Tempo de espera de entrada de dados	20		20		ns
$t_{SU:DAT}$	Tempo de setup da entrada de dados	250		100		ns
$t_R$	Tempo de subida SDA e SCL		1		0.3	"s
$t_F$	Tempo de descida SDA e SCL		300		300	ns
$t_{SU:STO}$	Tempo de setup da condição de parado	4.7		0.6		"s
$t_{DH}$	Tempo de espera de saída de dados	300		50		ns
$t_{WR}$ (Note 3)	Tempo do ciclo de escrita - NM24C02/03 - NM24C02/03L, NM24C02/03LZ		10 15		10 15	ms

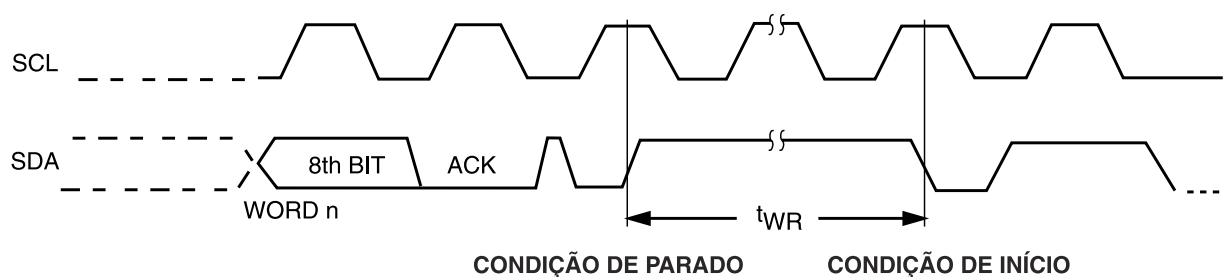
Nota 3: o tempo do ciclo de escrita ( $t_{wr}$ ) é o tempo de uma condição de parado válida de uma sequência de escrita até o fim do ciclo interno de programação/apagamento. Durante esse ciclo de escrita, os circuitos de interface do NM24C02 / 03 são desabilitados e o SDA é p se manter alto pelo resistor de pull-up do barramento, e o dispositivo não responde ao endereço escravo. Veja o diagrama "Tempo do ciclo de escrita".

ernitido  
rização

# Tempo de barramento

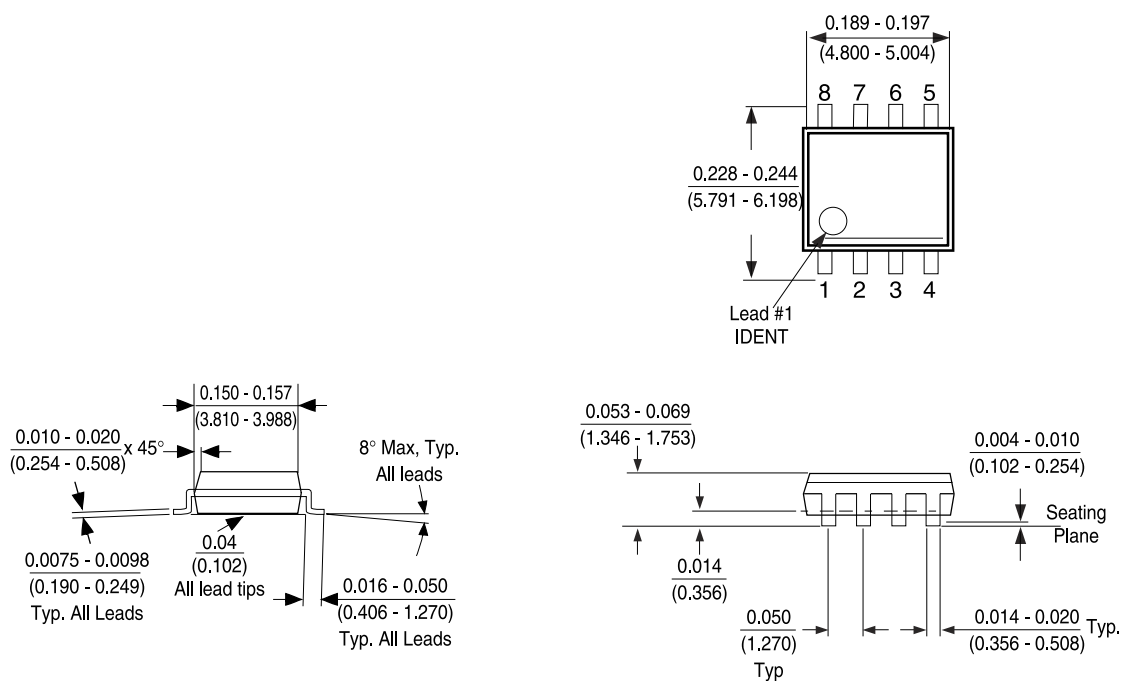


## Temporização do ciclo de escrita



**Nota:** O tempo do ciclo de escrita ( $t_{WR}$ ) é o tempo de uma condição de parado válida de uma sequencia de escrita até o fim do ciclo interno de programação/apagamento.

**Dimensões de físicas em polegadas (milímetros) a menos que informado o contrário.**



**Encapsulamento de 8 pinos Molded SamII Outline (M8)**  
**Numero de encapsulamento M08A**